



**深圳市雅创芯瀚电子科技有限公司**  
**SHENZHEN ASTRONG-TECH CO., LTD**

**AST3485PAS**

**RS-485/422信号收发器数据手册**

**服务电话: 13691641629 15012885381**

# 目 录

<b>1 概述</b> .....	<b>2</b>
1.1 产品简介 .....	2
1.2 产品特性 .....	2
1.3 引脚定义与排布 .....	3
1.4 原理框图 .....	4
<b>2 功能描述</b> .....	<b>5</b>
2.1 功能描述 .....	5
2.2 典型应用指南 .....	5
<b>3 电气特性</b> .....	<b>7</b>
3.1 绝对最大额定值 .....	7
3.2 推荐工作条件 .....	7
3.3 电特性表 .....	8
<b>4 说明事项</b> .....	<b>13</b>
4.1 运输与储存 .....	13
4.2 开箱与检查 .....	13
4.3 使用操作规程及注意事项 .....	13
4.4 质量保证 .....	13
<b>5 封装</b> .....	<b>14</b>
5.1 AST3485PAS 封装形式 .....	14
<b>6 订货信息</b> .....	<b>15</b>

# 1 概述

---

## 1.1 产品简介

AST3485PAS 是一款低功耗 RS-485/422 信号收发器。它用于 RS-485 和 RS-422 等串行数据接口标准系统中，内部有驱动和接收两个模块，其中接收器的输入和驱动器的输出共用。可以实现点对点或多点对多点传输。最大传输速率为 10Mbps。

## 1.2 产品特性

- 与 MAX3485ESA 芯片管脚兼容
- 工作电压：3.3V±0.3V
- 最大传输速率：10Mbps
- 驱动器输出差分电压： $\geq 1.5V$
- 接收器门槛电压： $\pm 200mV$
- 输入高电平电压：2.0V
- 输入低电平电压：0.8V
- 输出高电平电压：2.4V
- 输出低电平电压：0.4V
- 驱动器差分输出延迟： $\leq 35ns$
- 接收器传输延迟： $\leq 90ns$
- 供电电流：3mA
- 封装：塑封 SOP8
- 湿度敏感等级：3 级

### 1.3 引脚定义与排布

AST3485PAS引出端排列见图 1-1。

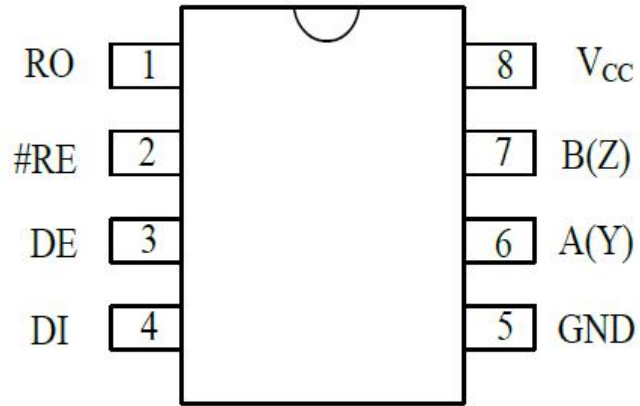


图 1-1 引出端排列

AST3485PAS引出端功能见表 1-1。

表 1-1 引出端功能表

引出端序号	符号	I/O	功能
1	RO	O	接收器输出
2	#RE	I	接收器使能
3	DE	I	发射器使能
4	DI	I	发送器输入
5	GND	I	地
6	A(Y)	I/O	接收器输入 (正) 发射器输出 (正)
7	B(Z)	I/O	接收器输入 (负) 发射器输出 (负)
8	V <sub>CC</sub>	I	电源电压

## 1.4 原理框图

AST3485PAS的原理框图见图 1-2。

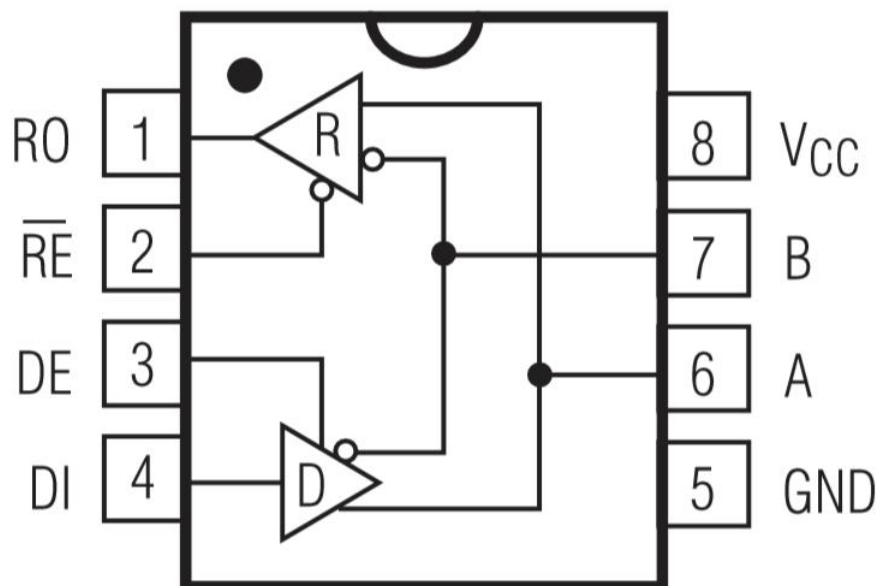


图 1-2 原理框图

## 2 功能描述

### 2.1 功能描述

AST3485PAS主要是与外部串行接口进行数据的传输，它可以将外部的逻辑信号通过驱动器转化为差分信号，也可以通过接收器中的比较器将接收的差分信号耦合到比较器的输入端，利用比较器将差分信号转换为单端的逻辑电平信号。数据引脚不支持输入悬空。其中接收器的输入和驱动器的输出共用。可以实现点对点或多点对多点传输。具体工作模式如表 2-1。

表 2-1 工作模式

发射模式				
输入			输出	
$\overline{\text{RE}}$	DE	DI	B (Z)	A (Y)
1	1	1	0	1
1	1	0	1	0
1	0	X	高阻	高阻
接收模式				
输入			输出	
$\overline{\text{RE}}$	DE	A-B	RO	
0	0	$\geq 0.2\text{V}$	1	
0	0	$\leq -0.2\text{V}$	0	
1	0	X	高阻	

### 2.2 典型应用指南

图 2-1为芯片的典型应用配置。芯片在使用时，差分接收端需要接终端电阻，一般在 $100\Omega \sim 120\Omega$ 左右。芯片在使用时根据终端电阻不同有不同的电压摆幅，终端电阻越大则电压摆幅越大。同时芯片的电源地引脚需要接去耦电容，保证电源的稳定性，具体大小可根据实际应用情况调节。

芯片的典型应用配置图见图 2-1。

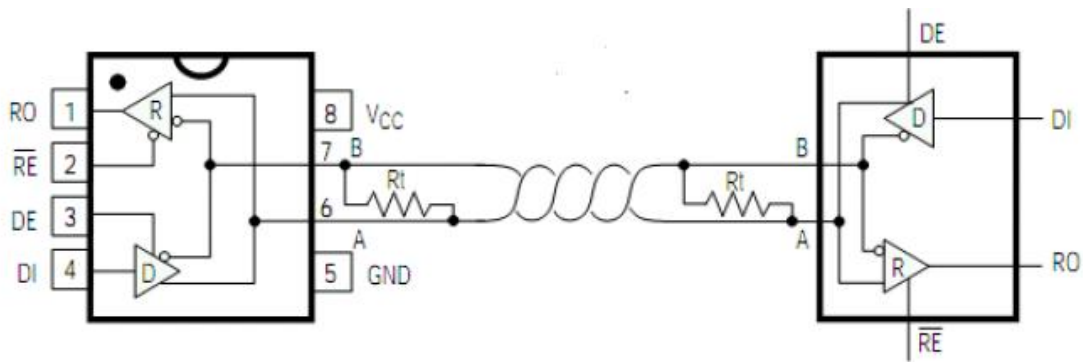


图 2-1 典型应用配置

本芯片不支持输入悬空，如对悬空时的输出电平有要求，需要在差分输入端外接上下拉电阻，具体阻值需要根据所接的匹配电阻计算，需要保证输入悬空后差分输入端有200mV~350mV的压差。

举例：如需差分输入悬空时输出高电平，终端电阻 $R_T=100\Omega$ ，点对点传输，线缆上无其他电阻，则在A端与电源（ $V_{DD}=3.3V$ ）间接 $300\Omega$ 左右上拉电阻 $R_A$ ，B端与地接 $300\Omega$ 左右下拉电阻 $R_B$ 。如果不考虑其他外界因素则悬空时差分输入端口电压差 $V_{OD}=V_{DD} \times R_X / (R_A + R_X + R_B)$ 约为250mV（ $R_X = R_T/2$ ）。可以保证输入悬空后输出高电平。具体应用电路图见图 2-2。

本芯片ESD等级为2000V，如果系统对抗静电有更高要求，建议在差分输入端接入TVS或串联电阻 $R_I$ 等保护器件进一步保护，TVS要选择可以满足 $-7V \sim 12V$ 输入耐压要求的型号，且击穿电压不可过高（尽量不超过13V）电阻要串联在输入端处，用户可以根据外接的静电环境，芯片信号的传输距离速度和连接方式选择合适的电阻，电阻越小对信号影响越小，电阻越大保护效果越好。推荐范围为 $0.5K\Omega \sim 3K\Omega$ 。具体应用电路图见图 2-2。。

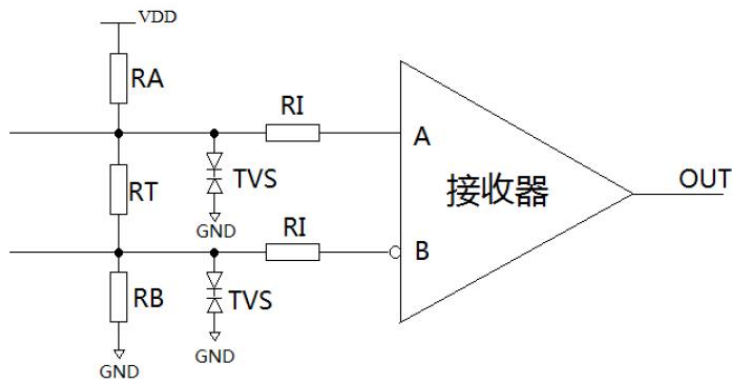


图 2-2 应用电路图

## 3 电气特性

---

### 3.1 绝对最大额定值

绝对最大额定值如下：

电源电压 ( $V_{CC}$ )	7V
控制器输入电压 ( $V_{\#RE, DE}$ )	-0.3V~7V
驱动器输入电压 ( $V_{DI}$ )	-0.3V~7V
驱动器输出电压 ( $V_{A,B}$ )	-7.5V~+12.5V
接收器输入电压 ( $V_{A,B}$ )	-7.5V~+12.5V
接收器输出电压 ( $V_{RO}$ )	-0.3V~ $V_{CC}$ +0.3V
功耗 ( $P_D$ )	471mW
贮存温度 ( $T_{stg}$ )	-65°C~150°C

### 3.2 推荐工作条件

推荐工作条件如下：

电源电压 ( $V_{CC}$ )	3.3V±0.3V
输入高电平电压 ( $V_{IH}$ )	2.0V
输入低电平电压 ( $V_{IL}$ )	0.8V
最高波特率	10Mbps
工作温度范围 ( $T_A$ )	-55°C~125°C



### 3.3 电特性表

#### 3.3.1 DC 特性表

表 3-1 DC 特性表

特性	符号	条件 除另有规定外 $V_{CC}=3.3V$ $-55^{\circ}C \leq T_A \leq 125^{\circ}C$		极限值		单位
				最小	最大	
驱动器差分输出电压	$V_{OD}$	$R_L=100\Omega$ (RS-422)		2.0	—	V
		$R_L=54\Omega$ (RS-485)		1.5	—	V
		$R_L=60\Omega$ (RS-485)		1.5	—	V
驱动器差分输出电压变化值	$\Delta V_{OD}$	$R_L=54\Omega$ 或 $100\Omega$		—	0.2	V
共模输出电压	$V_{OC}$	$R_L=54\Omega$ 或 $100\Omega$		—	3	V
共模输出电压变化值	$\Delta V_{OC}$	$R_L=54\Omega$ 或 $100\Omega$		—	0.2	V
输入高电平电压	$V_{IH}$	DE,DI,#RE		2.0	—	V
输入低电平电压	$V_{IL}$	DE,DI,#RE		—	0.8	V
逻辑输入电流	$I_{IN1}$	DE,DI,#RE		—	$\pm 2$	$\mu A$
输入电流 (A, B)	$I_{IN2}$	DE =0V, $V_{CC}=0V$ 或 $3.6V$	$V_{IN}=12V$	—	1.0	mA
			$V_{IN}=-7V$	—	-0.8	mA
接收器门槛电压	$V_{TH}$	$0V \leq V_{CM} \leq V_{CC}$		-0.2	0.2	V
接收器输入迟滞	$\Delta V_{TH}$	$V_{CM}=0V$		—	400	mV
接收器输出高电平电压	$V_{OH}$	$I_{OUT}=-1.5mA, V_{ID}=200mV$		$V_{CC}-0.4$	—	V
接收器输出低电平电压	$V_{OL}$	$I_{OUT}=2.5mA, V_{ID}=200mV$		—	0.4	V
三态输出接收器输出电流	$I_{OZR}$	$V_{CC}=3.6V, 0V \leq V_{OUT} \leq V_{CC}$		—	$\pm 1$	$\mu A$
接收器输入阻抗	$R_{IN}$	$-7V \leq V_{CM} \leq 12V$		96	—	K $\Omega$
工作电流	$I_{CC}$	无负载, $D_I=0V$ 或 $V_{CC}$	DE = $V_{CC}$ , #RE=0V 或 $V_{CC}$ DE= $V_{CC}$ , #RE=0V	—	5	mA
关断模式下工作电流	$I_{SHDN}$	DE =0V, RE= $V_{CC}$ , DI= $V_{CC}$ 或 0V		—	10	$\mu A$
驱动器短路输出电流	$I_{OSD}$	$V_{OUT}=-7V$		—	-250	mA
		$V_{OUT}=12V$		—	250	mA
接收器短路输出电流	$I_{OSR}$	$0V \leq V_{RO} \leq V_{CC}$		$\pm 8$	$\pm 90$	mA

### 3.3.2 AC 特性表

表 3-2 AC 特性表

特性	符号	条件（除另有规定外 $V_{CC}=3.3V$ $-55^{\circ}C \leq T_A \leq 125^{\circ}C$ ）	极限值		单位
			最小值	最大值	
驱动器差分输出延迟	$t_{DD}$	图 3-1	1	40	ns
驱动器差分输出转换时间	$t_{TD}$	图 3-1	—	28	ns
驱动器传输延迟（低到高）	$t_{PLH}$	图 3-2	7	40	ns
驱动器传输延迟（高到低）	$t_{PHL}$	图 3-2	7	40	ns
驱动传输延迟偏斜	$T_{PDS}$	图 3-2	—	8	ns
到高电平的驱动器输出使能	$t_{PZH}$	图 3-3	—	90	ns
到低电平的驱动器输出使能	$t_{PZL}$	图 3-4	—	90	ns
高电平驱动器输出禁止	$t_{PHZ}$	图 3-3	—	85	ns
低电平驱动器输出禁止	$t_{PLZ}$	图 3-4	—	85	ns
从关断到高电平的驱动器输出使能	$t_{PSH}$	图 3-3	20	900	ns
从关断到低电平的驱动器输出使能	$t_{PSL}$	图 3-4	20	900	ns
关断时间	$T_{SHDN}$	—	—	300	ns
到低电平的接收器输出使能	$t_{PRZL}$	图 3-5	—	50	ns
到高电平的接收器输出使能	$t_{PRZH}$	图 3-6	—	50	ns
从关断到低电平的接收器输出使能	$t_{PRSL}$	图 3-5	—	1400	ns
从关断到高电平的接收器输出使能	$t_{PRSH}$	图 3-6	—	1400	ns
高电平接收器输出禁止	$t_{PRHZ}$	图 3-7	—	55	ns
低电平接收器输出禁止	$t_{PRLZ}$	图 3-8	—	55	ns

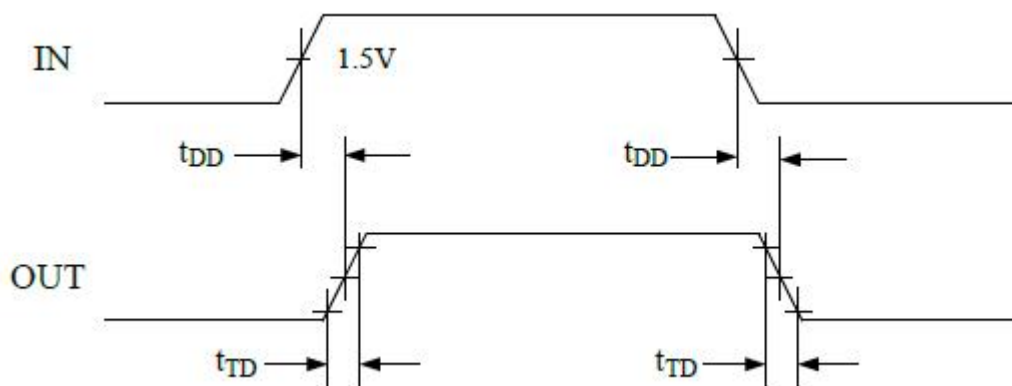


图 3-1 驱动器差分输出延迟和转换时间时序图

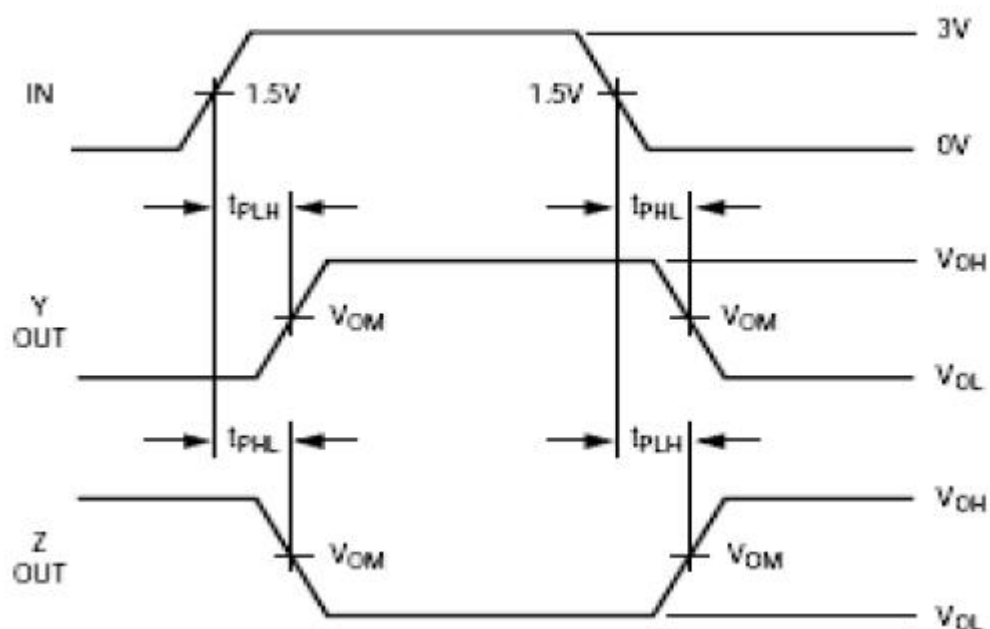


图 3-2 驱动器传输时序图 ( $t_{PDS} = |t_{PLH} - t_{PHL}|$ )

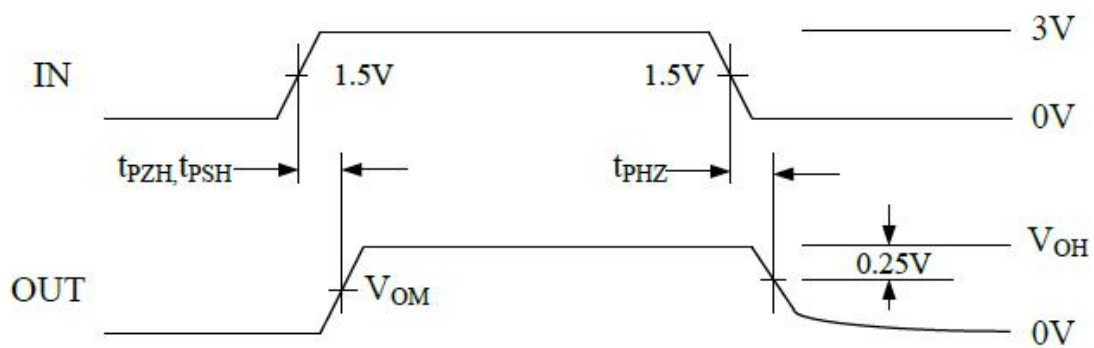


图 3-3 驱动器使能和禁止时序图

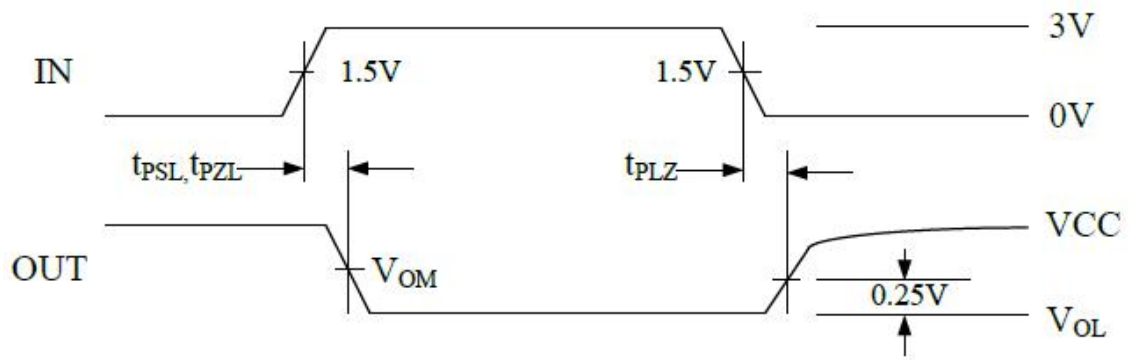


图 3-4 驱动器使能和禁止时序图

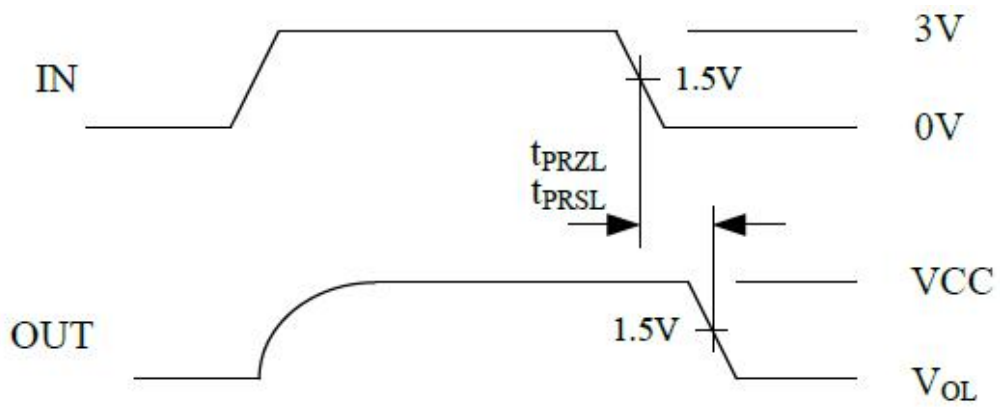


图 3-5 接收器使能和禁止时序图

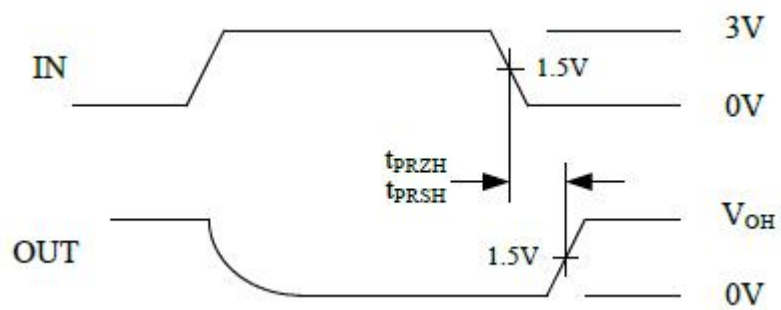


图 3-6 接收器使能和禁止时序图

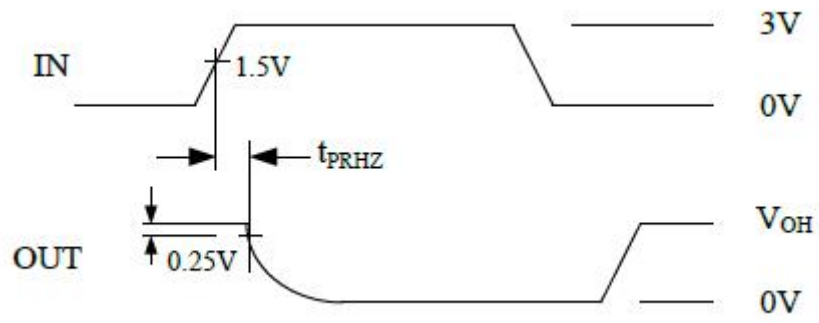


图 3-7 接收器使能和禁止时序图

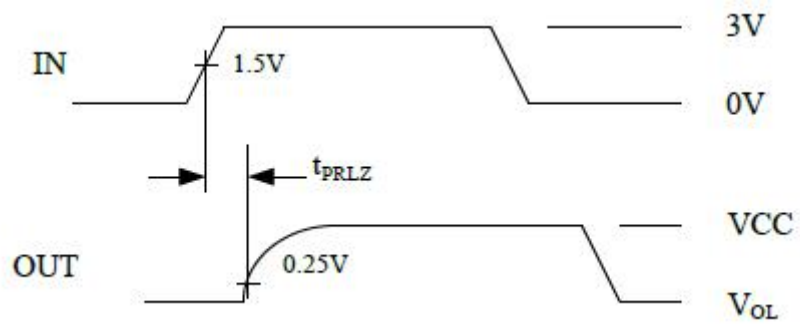


图 3-8 接收器使能和禁止时序图

## 4 说明事项

---

### 4.1 运输与储存

芯片在适宜环境下储运。

使用指定的防静电包装盒进行产品的包装和运输。在运输过程中，确保芯片不要与外物发生碰撞。

### 4.2 开箱与检查

开箱使用芯片时，请注意观察产品标识。确定产品标识清晰，无污迹，无擦痕。同时，注意检查无损坏，无伤痕，管脚整齐，无缺失，无变形。

### 4.3 使用操作规程及注意事项

器件必须采取防静电措施进行操作。取用芯片时应佩戴防静电手套，防止人体电荷对芯片的静电冲击，损坏芯片。将芯片插入电路板上的底座时以及将芯片从电路板上的底座取出时，应注意施力方向以确保芯片管脚均匀受力。不要因为用力过猛，损坏芯片管脚，导致无法使用。

推荐下列操作措施：

- a) 器件应在防静电的工作台上操作，或带指套操作；
- b) 试验设备和器具应接地；
- c) 不能触摸器件引线；
- d) 器件应存放在导电材料制成的容器中（如：集成电路专用盒）；
- e) 生产、测试、使用以及转运过程中应避免使用引起静电的塑料、橡胶或丝织物；
- f) 相对湿度尽可能保持在  $50\% \pm 30\%$  以上。

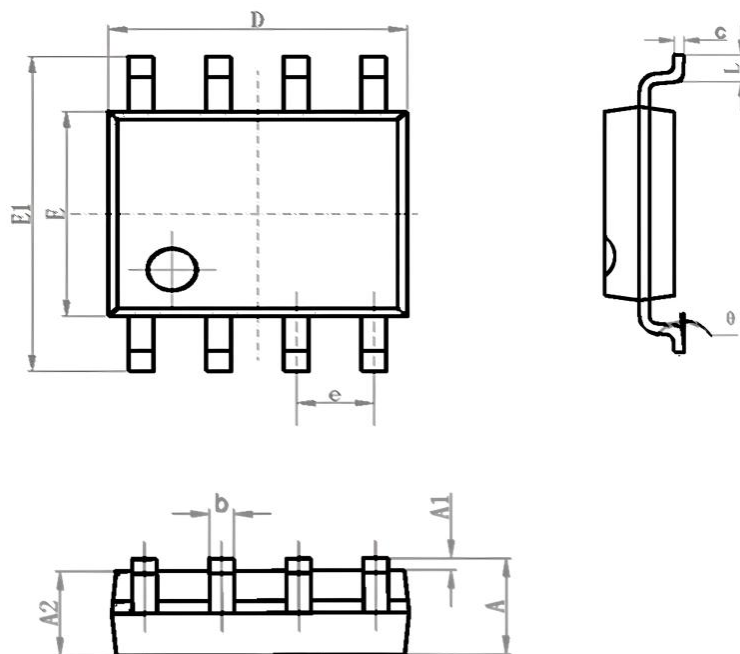
### 4.4 质量保证

公司质量管理体系根据国军标 GJB9001 要求制定了完善的质量管理工作流程，对产品的设计、生产和销售进行日常质量管理。产品制定依据 GJB7400-2011《合格制造厂认证用半导体集成电路通用规范》裁剪后的标准进行设计和生产，并 GJB548C-2021《微电子器件试验方法和程序》的要求进行试验和检验。产品兼容性好、可靠性高。

## 5 封装

### 5.1 AST3485PAS 封装形式

AST3485PAS 产品采用塑料 SOP8 封装。封装形式如图 5-1:



尺寸符号	数值 (单位: mm)		
	最小	公称	最大
A	1.40	—	1.80
A1	0.10	—	0.25
A2	1.30	1.40	1.50
b	0.38	—	0.51
D	4.80	4.90	5.00
E	3.80	3.90	4.00
E1	5.80	6.00	6.20
e	—	1.27	—
L	0.40	0.60	0.80
c	0.20	—	0.25
$\theta$	0°	—	8°

图 5-1 封装形式图

## 6 订货信息

---

表 6-1 选型列表

序号	型号	封装	引脚数
1	<b>AST3485PAS</b>	SOP	8